PATENT ABSTRACTS OF JAPAN

(11)Publication number:

60-142607

(43)Date of publication of application: 27.07.1985

(51)Int.CI.

H03H 9/17

(21)Application number : 58-246768

(71)Applicant:

(22)Date of filing:

29.12.1983

NEC CORP

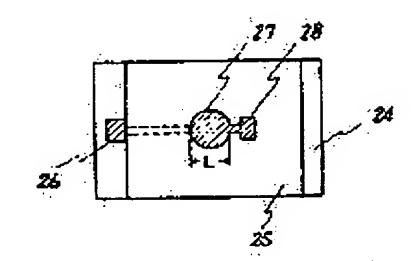
(72)Inventor:

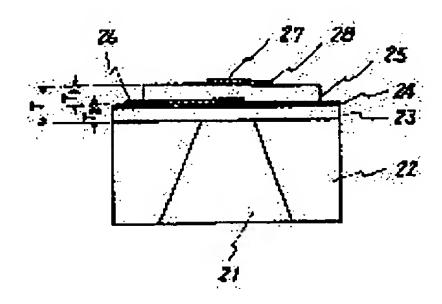
HOSHINO SHIGEKI MIYASAKA YOICHI

(54) PIEZOELECTRIC THIN FILM COMPOSITE OSCILLATOR

(57)Abstract:

PURPOSE: To obtain a composite oscillator which is free of spurious response and has excellent characteristics by specifying the thickness ratio between a piezoelectric thin film and a silicon diaphragm and the ratio between the overall thickness and electrode size. CONSTITUTION: The thickness of the ZnO piezoelectric thin film 25 is denoted as T1, and the thickness of the thin layer part of the silicon diaphragm consisting of a silicon thin film 23 and an SiO2 thin film 24 by doping boron to high concentration is denoted as T2; and the overall thickness of an oscillation part of multilayer structure is T and the diameter of an upper electrode 27 on the oscillation position is L. Then when their ratios are substituted by X=T2/T1 and Y=L/T so that Y \leq 10X2-20X+8.2 (where 0 \leq X \leq 0.7) and Y \leq 10.3X+4.4 (where 0.7 \leq X \leq 3.0), maximum electrode size which does not excite an in-harmonic overtone as spurious response is obtained and excellent characteristics having an oscillation component only near an electrode are obtained.





LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

Japanese Unexamined Patent Publication No. 142607/1985 (Tokukaisho 60-142607)

A. Relevance of the Above-identified Document

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. <u>Translation of the Relevant Passage(s) of the Document</u> See also the attached English Abstract

CLAIM

A piezoelectric thin film composite oscillator comprising a oscillating portion which is configured such that an insulting thin film, a ZnO piezoelectric thin film, and an electrode are stacked in this order on a silicon diaphragm thin layer, ...

Detailed Description of the Invention

(Embodiment)

A Si_3N_4 protection film is formed on both surfaces of a boron-doped silicon substrate by CVD. A portion to be

(A)

not anisotropically etched is coated by photoresist. The Si₃N₄ film which is not coated by photoresist is removed by plasma etching, and then etching is carried out by liquid of etching anisotropic using remaining The ethylenediamine-pyrocatechol-water. Si₃N₄ film is removed by phosphoric acid, a Au/T electrode is formed on the surface by vapor deposition, and a ZnO film is formed on the Au/T electrode by sputtering. an Al electrode is formed on ZnO by lithography (liftoff).

⑲ 日本国特許庁(JP)

⑪特許出願公開

⑩ 公 開 特 許 公 報 (A)

昭60-142607

⑤Int.Cl.⁴

識別記号

庁内整理番号

匈公開 昭和60年(1985)7月27日

H 03 H 9/17

7190 - 5J

審査請求 未請求 発明の数 1 (全5頁)

図発明の名称

圧電薄膜複合振動子

创特 昭58-246768

學出 昭58(1983)12月29日

四発 明 者

茂 野 樹

洋

東京都港区芝5丁目33番1号 日本電気株式会社内

四発 明 者

坂

東京都港区芝5丁目33番1号 日本電気株式会社内

创出 願 人

日本電気株式会社

東京都港区芝5丁目33番1号

砂代 理 弁理士 内 原 人

明

発明の名称

合振勋子。

压電薄膜複合振動子

特許開水の範囲

シリコン・ダイアフラムの薄層上に絶縁輝膜、 電極、ZnO圧電薄膜、電極の順で積層された構造 の振動部位をもち、その周録部をシリコン基板に よって支持された厚み振動圧電視合振動子におい て、 Z_n O薄膜の厚さを T_i ,シリコン・ダイヤフラ ムの薄層部の厚さをTa多層構造の振動部位全体の 厚さをTとし、さらに前配振動部位上の上部散極 は円形であり、その直径をLとし、ZnO薄膜とシ リコン・ダイヤフラムとの厚さの比T2/T,をX、 全体の厚さと円形電極の電径の比 L/TをYと置き 換えたときに、XとYが次式

 $Y \le 10X^2 - 20X + 8.2 \ (\text{ khlo} < X \le 0.7)$ $Y \le 10.3X + 4.4$ (ただし 0.7 < X < 3.0) となる関係を有するととを特徴とする圧能薄膜複 発明の詳細な説明

(産業上の利用分野)

本発明は圧電薄膜を用いた VHF, UHF 用高周波 圧電振動子に関し、特にシリコン・ダイヤフラム と圧電視膜との組み合わせからなる複合構造の扱 動部位を有する圧能薄膜振動子に関するものであ る。

(從来技術)

一般に、高周波領域で使用される圧電振動子は 振動モードとして板面が厚さに比べて十分広い圧 電性薄板の厚み振動が用いられている。

厚み振動の共振周波数は圧電性滞板の厚さに反 比例するので高周波帯で使用するためには厚さを 薄くしなければならないが、厚さが40ミクロン 程度以下になると平行平面研磨などの加工が非常 に困難となる。

振動部分の厚さを輝くして5 0Mkk以上の厚み振 動圧循振動子を得る方法としては、第1四、第2 図の構造の圧電修膜振動子が公知である。との圧 電薄膜振動子はシリコン基板 2 2 の上に新らたに

(1)

の場合の2点での振動子の表面の変位山には振動 部位中心から端の方へ、第5図(a)、第5図(b)に示 されたようになり、基本モードだけでなく、第5 図(b)に示されたような2次のインハーモニック・ オーバートーンも電極近傍に閉じ込められ、スプ リアスとなる。

一般に第3図においてわかるように、上√本の値が大きくなるとインハーモニック・オーバートーンが0~φ≤1の領域に入り、その場合、スプリアスとして励振される。第3図における破線は圧電板だけからなる円形電極をもつ振動子について示したものであり、実線は円形電極をもつ複合を示している。第3図からわかるように同じ一√本の値に対しても圧電板だけの場合と複合振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで共振周波数が異なり、圧電振動子の場合とで表が。

第3回からわかるように、ある量√△の値以下では0-p≤1の領域にインハーモニック・オーバートーンが存在しなくなるので、その時の値量√△ (7)

(1)式で表わされる領域に関する具体的な一例として、ZnOの膜厚T₁ = 3.88 μm、S1 の膜厚T₂= 3.80 μm の複合振動子の特性について述べると、 上で値が 16 (L=125 μm) の場合を試作した結果、スプリアスが生じない共振特性が得られた。 なお本発明に係る振動子の製造方法の概略は次

のとおりである。

要面にボロンドープされたシリコン基板の両面 にSI、N、保護膜 CVDをつけ、フォトレジストで異 方性エッチングしない部分をおおう。プラズマエ ッチングによってレジストがない部分の Si、N、膜 を除去し、その後エチレンジアミンーピロカテコ ールー水の異方性エッチング液でエッチングする。 その後リン酸で残りの Si、N、膜を除去し、表面に Au/T 電極を蒸着でつけ、その上に Zn O膜をスパ ッタでつける。その後、AI 電極をリンプラフィ (リフトオフ)で ZnO 上につける。

また前述の式はスプリアスの発生しない最大電 極寸法の条件であるが、 $Y<10X^2-20X+8.2(0< X$ ≤ 0.7)又はY<10.3X+4.4(0.7< X< 3.0) の範囲でも になるような電極寸法にすれば、発振器及びフィルタ等に使用してもスプリアスが生じない特性が 得られることになる。

第6図に Z_nO 薄膜とシリコン 薄膜の厚さの比 T_*/T_* に対する T_* の値を示す。第6図から、スプリアスが生じない最大電極寸法となる時の T_*/T_* の値は $T_*/T_*/T_*/T_*=X$ とするとほぼ次式で近似できることが明らかである。

即ち、Y=10X*-20X+8.2(ただし0<X≤0.7)

Y=10.3 X÷4.4 (ただし0 < X < 3.0) また、T₂/T₁ = 3.0 の場合において、L=20.0の場合、0≤φ≤1 の領域には共振周波数は基本モード1点だけしかないけれども、その時の変位は第7図に示したようになり、振動子に励振される振動変位は電極の外側にも減衰せずに伝播する。とのため、振動子を構成するダイアフラムの端の影響が無視できなくなり、良い特性が得られないととがわかる。よって、発振器及びフィルタへ応用する時には複合振動においては、T₂/T₁の値を3.0 より小さくする必要がある。

(8)

Yの値がそれぞれ 10X - 20X+8.2(あるいは 10.3X+4.4) に近い場合はスプリアスのない良好を特性が得られる。ただしYが1に近づく範囲では振動子は良好を特性が得られない。

以上述べたように本発明によればスプリアスの ない良好な特性の複合振動子が得られ工業的価値 も多大である。

図面の簡単な説明

第1図,第2図はZnO/SI複合振動子の構造を示す図、第3図は振動子において電極寸法を変化した時の共振周波数の変化を示す図、第4図、第5図、第7図は振動子の表面における変位びzの大きさを示す図、第6図はZnO薄膜とSI薄膜の比T₁/T₁に対するスプリアスが生じない最大電極寸法Lと振動子の厚さTの比L₀/T の値を示す図である。

以上の図において22はシリコン基板、23はシリコン薄膜、24はSiO,薄膜、25はZnO薄膜、26,27,28は電極、21は空孔を示している。
(10^{代収入 弁理士} 内 原 晋

